

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-192345

(43)Date of publication of application : 10.07.1992

(51)Int.Cl.

H01L 21/66

(21)Application number : 02-320467

(71)Applicant : SHIN ETSU HANDOTAI CO LTD

(22)Date of filing : 22.11.1990

(72)Inventor : FUSEGAWA IZUMI
YAMAGISHI HIROTOSHI
FUJIMAKI NOBUYOSHI
KARASAWA YUKIO

(54) METHOD OF TESTING CHARACTERISTIC OF SINGLE-CRYSTAL SILICON

(57)Abstract:

PURPOSE: To evaluate the dielectric strength of oxide film simply by slicing a single-crystal semiconductor silicon ingot into wafers, etching the wafers with a solution of hydrofluoric acid and nitric acid to remove distortion, and further etching them with an aqueous liquid of K₂Cr₂O₇ and hydrofluoric acid.

CONSTITUTION: A single-crystal semiconductor ingot obtained from silicon melt by the Czochralski technique or float zone process is sliced into wafers of a predetermined thickness. The wafers are etched with a solution of hydrofluoric acid and nitric acid to remove distortion, and further etched with an aqueous liquid of K₂Cr₂O₇ and hydrofluoric acid for a predetermined time. As a result, the electric characteristic of silicon wafers, i.e., dielectric strength of oxide film, can be evaluated only by counting the number of waves in a pattern appearing on the etched surface. Therefore, it is possible to decrease the time required for polishing wafers and evaluation processes associated with wafer polishing.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] After pulling up a silicon semi-conductor single crystal by the Czochralski method or the float zone Czochralski method, After cutting down a single crystal to a wafer with predetermined thickness, etching a front face for the front face of this wafer with the mixed liquor of fluoric acid and a nitric acid and removing distortion, The electrical property inspection approach of the silicon single crystal characterized by counting the number of the ripple pattern which etched the front face of this wafer alternatively in the mixed liquor of K₂Cr₂O₇, fluoric acid, and water, and appeared in the front face, and carrying out crystal evaluation.

[Claim 2] The electrical property inspection approach of the silicon single crystal according to claim 1 characterized by etching the single crystal wafer from which said distortion was removed for [10 minutes -] 60 minutes with the mixed liquor of said K₂Cr₂O₇, fluoric acid, and water.

[Claim 3] The electrical property inspection approach of the silicon single crystal according to claim 1 characterized by said silicon single crystal wafer consisting of a silicon semi-conductor single crystal raised with the Czochralski method or a float zone method.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[Industrial Application]

This invention relates to the approach of substituting for and inspecting evaluation of the oxide-film pressure-proofing which is the electrical characteristics, without making into silicon polish DOWEHA in more detail the silicon semi-conductor single crystal rod raised from silicon melt with the Czochralski method (CZ) or a float zone method (FZ) about the electrical property inspection approach of a silicon single crystal.

[Description of the Prior Art]

After processing them into silicon polish DOWEHA (PW wafer) as a means to evaluate the quality of a silicon semi-conductor single crystal rod after pulling up a semi-conductor single crystal rod by the Czochralski method or the float zone Czochralski method conventionally, the oxide film was attached to the silicon wafer front face, the polish recon electrode was attached further, bias voltage was impressed, and the so-called oxide film proof-pressure evaluation which measures the withstand voltage of an oxide film has been performed. Simulation almost equivalent to forming a device on a silicon wafer of this approach was completed, and since it inspected whether it is the quality to which a wafer suits device creation time, it was presupposed that it was one of the important inspection techniques.

[Problem(s) to be Solved by the Invention]

However, in the above-mentioned oxide-film proof-pressure evaluation, when it was not after creating **PW wafer, there was a problem of ** which cannot perform the evaluation that time amount great at the evaluation process is needed for ** pan and that an expensive thing was needed for the facility itself which ** evaluation takes.

This invention aims at quick and offering the technique of the ability performing evaluation cheaply equivalent to oxide-film proof-pressure evaluation using the wafer cut down after silicon semi-conductor single crystal growth, without creating this oxide-film proof-pressure evaluation PW wafer.

[The means for solving a technical problem]

The electrical property inspection approach of the silicon single crystal of this invention After pulling up a silicon semi-conductor single crystal by the Czochralski method or the float zone Czochralski method, After cutting down a single crystal to a wafer with predetermined thickness, etching a front face for the front face of this wafer with the mixed liquor of fluoric acid and a nitric acid and removing distortion, The front face of this wafer is alternatively etched in the mixed liquor of K₂Cr₂O₇, fluoric acid, and water, and it is characterized by counting the number of the ripple pattern which appeared in the front face, and carrying out crystal evaluation. in the above-mentioned evaluation approach, the thickness of a wafer has 0.3mm or more 2 desirablemm or less, and the ratio of fluoric acid and a nitric acid is smooth in a front face -- about 1:3 thing is good for etching. Moreover, as for alternative etching of the wafer in the inside of the mixed liquor of K₂Cr₂O₇, fluoric acid, and water, it is desirable to carry out by being immersed in ordinary temperature into 10-minute or more 60 or less time amount and said mixed liquor.

the water with which SECCO liquid (F. Secco D'Aragona: J. Electrochem. Soc. 119 (1972) 948) is well known as mixed liquor of K₂Cr₂O₇, fluoric acid, and water, and the presentation melted 0.15-mol K₂Cr₂O₇, and 49% of fluoric acid -- 1:2 -- a volume ratio -- it is made like. By carrying out selective etching of OSF after heat treatment (Oxidation Induced Stacking Fault), SECCO liquid is seen as a linear defective image, or has been used for seeing the slip rearrangement which entered during ingot training etc. However, seeing the ripple pattern on the wafer in this invention was not known.

After cutting down a wafer from the silicon semi-conductor single crystal rod immediately after growth and carrying out mirror etching of the front face with the mixed liquor of fluoric acid and a nitric acid, if a front face is etched with the mixed liquor of K₂Cr₂O₇, fluoric acid, and water, a ripple pattern will appear in a front face further. The example was shown in Fig. 1. When it sees in a detail with an optical microscope, the small pit 2 can be seen at the tip of a ripple pattern 1, but it is easy to produce gas, such as hydrogen, in the part of this pit 2, and this ripple pattern 1 is produced as etching unevenness, when this gas escapes up. This can say also from a ripple pattern spreading above the direction of a vertical when standing a wafer into a solution. However, it is thought that this ripple pattern originates in the crystal defect of a certain kind which requires a crystal also as original. After investigating having the consistency difference of this ripple pattern by the mixed liquor of the K₂Cr₂O₇, fluoric acid, and water which are poured after silicon semi-conductor single crystal rod growth, some kinds of PW wafers are created, and equivalent evaluation can be performed, without actually creating PW wafer and carrying out oxide-film proof-pressure evaluation from oxide-film pressure-proofing being investigated and there being good correlation about both.

[Function]

After cutting down a wafer from the silicon semiconducting crystal rod immediately after growth, etching a front face with the mixed liquor of fluoric acid and a nitric acid and removing distortion, by etching a front face with the mixed liquor of K₂Cr₂O₇, fluoric acid, and water, a pit and a ripple pattern are produced, the consistency of the ripple pattern is investigated, and oxide-film pressure-proofing is evaluated by using the correlation of the consistency of a ripple pattern, and oxide-film pressure-proofing.

[Example]

An example is given to below and this invention is further explained to a detail.

Two or more silicon semi-conductor single crystal rods with a diameter of 130mm were pulled up by the CZ process and the FZ method. It adjusted so that boron might be doped in a quartz crucible with a diameter of 45cm to a CZ process and electrical resistivity might serve as 10-ohmcm. The single crystal rod pulled up pulled up, and all bearings were <100>. When pulling up a silicon semi-conductor single crystal rod by the CZ process, it pulled up in order to change the value of oxide-film pressure-proofing, and the rate was changed for every batch from 0.4 mm/min to 1.7 mm/min. In addition, if a raising rate is made quick, it is known well that oxide-film pressure-proofing will deteriorate.

From the inside of the lengthened silicon single crystal rod, the silicon wafer of 1mm thickness was cut into round slices by the diamond saw, and the sample was presented. SECCO liquid after carrying out mirror etching of this silicon wafer by the mixed liquor of the above-mentioned fluoric acid and a nitric acid and rinsing with pure water well -- a front face -- 1 to 60 minutes -- between selective etching was carried out. The ripple pattern as showed the wafer in Fig. 1 which spreads in the direction upper part of a vertical stood into the solution was observed by etching 10 minutes or more. When etched by the etching time exceeding 60 minutes, it turned out that ripple patterns overlap and it becomes inconvenient the carrying out consistency WOKAUNTO. While [30 minutes] it was thought that it was right just, it etched with this liquid and the consistency at this time was counted with the optical microscope. What contrasted the result with the rate of crystal growth was shown in Fig. 2 . The count of a ripple pattern was expressed with the SEKOPITTO consistency all over the 2nd Fig. When the rate of crystal growth became quick, it turned out that a SEKOPITTO consistency increases and goes.

Furthermore, PW wafer was created from this CZ silicon semi-conductor single crystal rod. When the front face was similarly etched with SECCO liquid and the SECCO etch pit consistency was measured using the PW wafer, density distribution equivalent to the experiment conducted immediately after the above-mentioned training was acquired. Therefore, according to the approach of this invention, even if it did not wait until it made PW wafer, it turned out that a SECCO pit consistency can be measured.

in order to investigate correlation with the SECCO etch pit consistency of this wafer, and oxide-film pressure-proofing -- PW wafer -- an oxide-film proof pressure -- the heat treatment process of business was given. After cleaning this wafer by RCA washing, gate oxidation was performed for 100 minutes at 900 degrees C, and the 25nm oxide film was formed. Furthermore, polish recon was deposited on it, phosphorus was diffused, and the electrode pattern of 2 was formed 8mm. In order to measure the dielectric breakdown voltage of an oxide film, the electrical potential difference was impressed so that it might become the electric field of several MV/cm between an electrode and a silicon substrate. The place where a current begins to flow two or more 1 mA/cm was defined as dielectric breakdown voltage. The rate of an excellent article was computed by judging a rate with oxide film pressure-proofing of 8 or more MV/cm to be an excellent article, dividing the number of excellent articles by the total of this chip formed into one PW wafer, and doubling 100. Contrast of a SECCO etch pit consistency or the rate of an oxide-film proof-pressure % excellent article to cut was shown in Fig. 3 . When both showed clear correlation and the SEKOPITTO consistency became high, it turned out that oxide-film pressure-proofing has deteriorated.

When the same experiment was conducted with the wafer extracted from FZ silicon semi-conductor single crystal rod, between a SECCO etch pit consistency and oxide-film pressure-proofing, what the same thing can completely be said for was understood. Therefore, according to the approach of this invention, even if it made PW wafer and did not carry out oxide film proof-pressure evaluation, by investigating about the wafer which started the SECCO etch pit consistency from the silicon semi-conductor single crystal rod immediately after growth, the oxide film proof-pressure property was found, and the effectiveness of this invention was proved.

[Effect of the Invention]

According to this invention, the silicon semi-conductor single crystal rod raised from silicon melt with the Czochralski method or a float zone method A single crystal rod is cut down to a wafer with predetermined thickness, without being based on a silicon poly SHISSHUDO wafer. Etch the front face with the mixed liquor of fluoric acid and a nitric acid, and predetermined time etching is carried out after removing distortion in the mixed liquor of K₂Cr₂O₇, fluoric acid, and water. Evaluation equivalent to evaluation of the oxide-film pressure-proofing which is the electrical characteristics of a silicon wafer can be performed only by counting the number of the ripple pattern which appeared in the front face. Therefore, quick and evaluation cheaply equivalent to oxide-film proof-pressure evaluation can be performed using the wafer which is cut down and carried out after silicon semi-conductor single crystal growth, without requiring the time amount which the time and effort which creates polish DOWEHA, and the accompanying evaluation process take, the expensive facility which evaluation takes according to this invention.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

The sketch Fig. of the ripple pattern of the silicon wafer front face when Fig. 1 carrying out mirror dirty [of the silicon wafer], and etching with SECCO liquid, The graph which shows contrast with the consistency (SECCO etch pit consistency) of the ripple pattern of the silicon wafer front face when Fig. 2 carrying out mirror dirty [of the CZ silicon wafer], and etching with SECCO liquid, and a crystal raising rate, Fig. 3 is a graph which shows contrast with the consistency (SECCO etch pit consistency) of the ripple pattern of the silicon wafer front face when carrying out mirror dirty [of the CZ silicon wafer], and etching with SECCO liquid, and the rate of an oxide-film proof-pressure % excellent article.

1 -- A ripple pattern, 2 -- Pit.

[Translation done.]

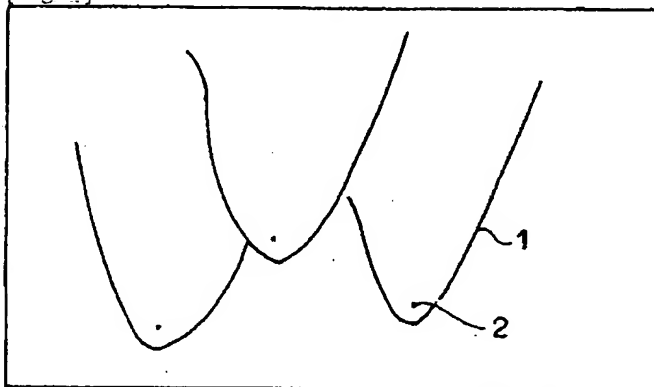
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

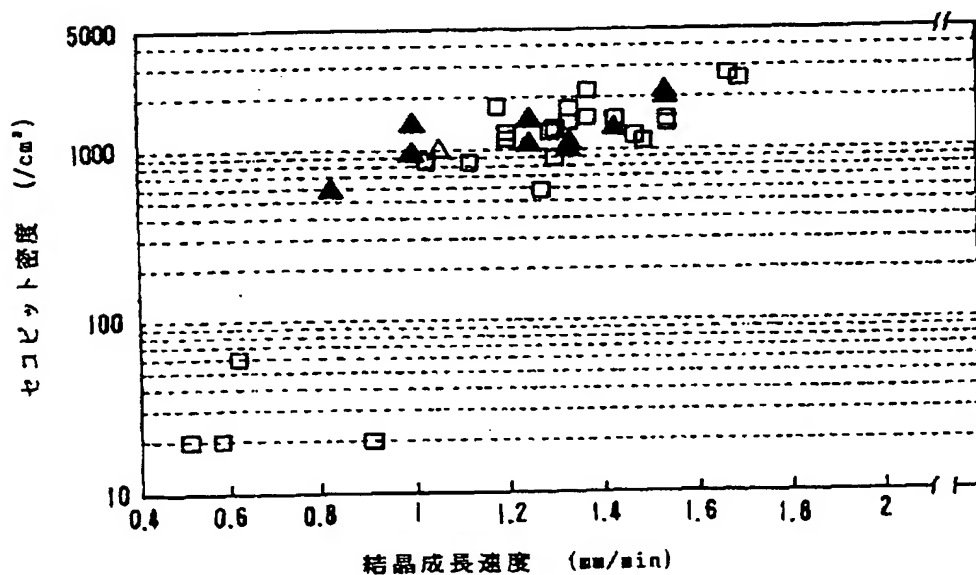
DRAWINGS

[Fig. 1]



[Fig. 2]

サンプル	条件
□ CZ 5" (低酸素)	結晶成長速度:
△ CZ 5" (通常酸素)	10 (cm) の平均
▲ CZ 5" (通常酸素)	30分エッチ評価品:
	セコビットは模様のみカウント



[Fig. 3]

条 件

酸化膜耐圧:

ゲート面積 = 8 cm^2 ポリシリコンゲート判定電流 = 1 mA/cm^2

酸化条件:

900℃ 100分 (dry O_2)

膜厚 = 250 Å

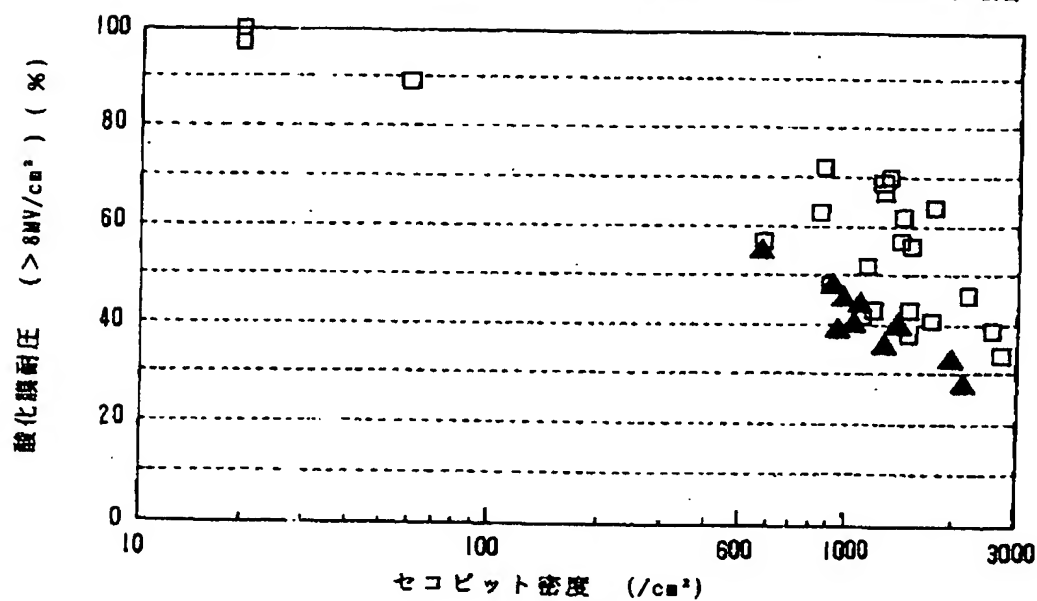
判定基準:

測定数 = 100点中の 8 MV/cm^2 以上の割合

サンプル

□ CZ 5" (低酸素)

▲ CZ 5" (通常酸素)



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許出願公告番号

特公平6-103714

(24) (44) 公告日 平成6年(1994)12月14日

(51) Int.Cl. ³	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/66		N 7630-4M		
G 0 1 R 31/26		F 9214-2G		

請求項の数3 (全 5 頁)

(21) 出願番号	特願平2-320467	(71) 出願人	999999999 信越半導体株式会社 東京都千代田区丸の内1丁目4番2号
(22) 出願日	平成2年(1990)11月22日	(72) 発明者	布施川 泉 群馬県安中市磯部2丁目13番1号 信越半 導体株式会社半導体磯部研究所内
(65) 公開番号	特開平4-192345	(72) 発明者	山岸 浩利 群馬県安中市磯部2丁目13番1号 信越半 導体株式会社半導体磯部研究所内
(43) 公開日	平成4年(1992)7月10日	(72) 発明者	藤巻 延嘉 群馬県安中市磯部2丁目13番1号 信越半 導体株式会社半導体磯部研究所内
		(72) 発明者	柄沢 幸男 群馬県安中市磯部2丁目13番1号 信越半 導体株式会社半導体磯部研究所内
		(74) 代理人	弁理士 館野 公一
		審査官	原 光明

(54) 【発明の名称】 シリコン単結晶の電気特性検査方法

1

【特許請求の範囲】

【請求項1】 チョクラルスキー法もしくはフロートゾーン引き上げ法によりシリコン半導体単結晶を引き上げた後、単結晶を所定の厚さをもつウェーハに切出し、該ウェーハの表面をフッ酸と硝酸の混合液で表面をエッチングして歪を除去した後、 $K_2Cr_2O_7$ とフッ酸と水の混合液中で該ウェーハの表面を選択的にエッチングし、その表面に現れたさざ波模様の個数をカウントし結晶評価することを特徴とするシリコン単結晶の電気特性検査方法。

【請求項2】 前記 $K_2Cr_2O_7$ とフッ酸と水との混合液で、前記歪を除去した単結晶ウェーハを10分～60分間エッチングすることを特徴とする請求項1に記載のシリコン単結晶の電気特性検査方法。

【請求項3】 前記シリコン単結晶ウェーハがチョクラルスキー法もしくはフロートゾーン法で育成されたシリコ

2

ン半導体単結晶よりなることを特徴とする請求項1に記載のシリコン単結晶の電気特性検査方法。

【発明の詳細な説明】

〔産業上の利用分野〕

本発明は、シリコン単結晶の電気特性検査方法に関し、より詳しくは、チョクラルスキー法 (CZ) もしくはフロートゾーン法 (FZ) でシリコン融液から育成されたシリコン半導体単結晶棒をシリコンポリッシュドウェーハにすることなしに、その電気的特性である酸化膜耐圧の評価を代替して検査する方法に関する。

〔従来の技術〕

従来、チョクラルスキー法もしくはフロートゾーン引き上げ法により半導体単結晶棒を引き上げた後、シリコン半導体単結晶棒の品質を評価する手段としてそれらをシリコンポリッシュドウェーハ (PWウェーハ) に加工した

後、シリコンウェーハ表面に酸化膜をつけ、さらにポリシリコン電極をつけてバイアス電圧を印加し、酸化膜の絶縁耐圧を測定する、いわゆる酸化膜耐圧評価が行われてきた。この方法はシリコンウェーハ上にデバイスを形成するのとはほぼ同等なシミュレーションができ、デバイス作成時にウェーハが適合する品質であるかどうかを検査することができるために重要な検査技術の一つであるとされていた。

〔発明が解決しようとする課題〕

ところが、上記の酸化膜耐圧評価においては、①PWウェーハを作成後でないとその評価ができない、②さらにその評価工程に多大な時間が必要とされる、③評価に要する設備そのものに高価なものが必要とされる、等の問題があった。

本発明は、かかる酸化膜耐圧評価PWウェーハを作成することなしに、シリコン半導体単結晶成長後に切出すウェーハを使用して迅速かつ安価に酸化膜耐圧評価と同等の評価を行える手法を提供することを目的とする。

〔課題を解決するための手段〕

本発明のシリコン単結晶の電気特性検査方法は、チョクラルスキー法もしくはフロートゾーン引き上げ法によりシリコン半導体単結晶を引き上げた後、単結晶を所定の厚さをもつウェーハに切出し、該ウェーハの表面をフッ酸と硝酸の混合液で表面をエッチングして歪を除去した後、 $K_2Cr_2O_7$ とフッ酸と水の混合液中で該ウェーハの表面を選択的にエッチングし、その表面に現れたさざ波模様の個数をカウントし結晶評価することとを特徴とする。上記評価方法において、ウェーハの厚さは0.3mm以上2mm以下が好ましく、またフッ酸と硝酸の比率は表面を平滑のエッチングするには1:3程のものがよい。また、 $K_2Cr_2O_7$ とフッ酸と水の混合液中でのウェーハの選択的エッチングは、常温において10分以上60以下の時間、前記混合液中に浸漬することにより行なうのが好ましい。

$K_2Cr_2O_7$ とフッ酸と水の混合液としてはSECCO液（F. Secco of Aragona : J. Electrochem. Soc. 119 (1972) 948）がよく知られており、その組成は0.15mol/lの $K_2Cr_2O_7$ を溶かした水と49%のフッ酸を1:2の体積比なるようにしたものである。SECCO液は熱処理後のOSF（Oxidation Induced Stacking Fault）を選択エッチングすることにより線状の欠陥像としてみたり、インゴット育成中に入ったスリップ転位を見るなどに使用されてきた。しかし、本発明におけるウェーハ上のさざ波模様を見ることは知られていなかった。

成長直後のシリコン半導体単結晶棒からウェーハを切出し、フッ酸と硝酸の混合液で表面をミラーエッチングした後、さらに、 $K_2Cr_2O_7$ とフッ酸と水の混合液で表面をエッチングするとさざ波模様が表面に現れる。その一例を第1図に示した。光学顕微鏡で詳細に見るとさざ波模様1の先端に小さいビット2が見えるが、このさざ波模様1は、このビット2の部分で水素等のガスが生じやす

く、このガスが上方に逃げる時にエッチングむらとしてが生じるものである。このことは、ウェーハを溶液中に立てた時の鉛直方向の上方にさざ波模様が広がることからいえる。しかし、このさざ波模様は、結晶が本来もっているある種の結晶欠陥に起因したものであると考えられる。シリコン半導体単結晶棒成長後にかかる $K_2Cr_2O_7$ とフッ酸と水の混合液によりかかるさざ波模様の密度差を持つことを調べておいた後、数種類のPWウェーハを作成し、酸化膜耐圧を調べ両者について良い相関があることから、実際にPWウェーハを作成して酸化膜耐圧評価をすることなしに同等の評価を行うことができる。

〔作用〕

成長直後のシリコン半導体結晶棒からウェーハを切出し、フッ酸と硝酸の混合液で表面をエッチングして歪を除去した後、 $K_2Cr_2O_7$ とフッ酸と水の混合液で表面をエッチングすることによりビットおよびさざ波模様を生じさせ、そのさざ波模様の密度を調べ、さざ波模様の密度と酸化膜耐圧との相関関係を利用することにより酸化膜耐圧の評価を行う。

〔実施例〕

以下に実施例を挙げて本発明を更に詳細に説明する。CZ法及びFZ法により直径130mmのシリコン半導体単結晶棒を複数本引き上げた。CZ法には直径45cmの石英ルツボ中にボロンをドーブルし電気抵抗率が $10\Omega\text{cm}$ となるように調整した。引き上げた単結晶棒の引き上げ方位はすべて $\langle 100 \rangle$ であった。CZ法でシリコン半導体単結晶棒を引き上げる際に、酸化膜耐圧の値を変化させるために引き上げ速度を0.4mm/minから1.7mm/minまでバッチ毎に変えた。なお、引き上げ速度を速くすると酸化膜耐圧が劣化することはよく知られている。

引き上がったシリコン単結晶棒中より1mm厚さのシリコンウェーハをダイヤモンドソーにより輪切りにし試料に供した。かかるシリコンウェーハを前述のフッ酸と硝酸の混合液によりミラーエッチングし、よく純水で水洗した後、SECCO液で表面を1分から60分の間選択エッチングした。10分以上エッチングすることによりウェーハを溶液中に立てた鉛直方向上方に広がる第1図に示したようなさざ波模様が観察された。60分を超えるエッチング時間でエッチングするとさざ波模様が重なり合いその密度ヲカウントするのに不都合となることがわかった。ちょうど良いと考えられる30分間、かかる液でエッチングを行ない、この時の密度のカウントを光学顕微鏡により行なった。その結果を結晶成長速度と対比したものを第2図に示した。第2図中ではさざ波模様のカウントをセコビット密度で表した。結晶成長速度が速くなるとセコビット密度が増大して行くことがわかった。

さらに、かかるCZシリコン半導体単結晶棒からPWウェーハを作成した。そのPWウェーハを用いて、同様にSECCO液で表面をエッチングしSECCOエッチビット密度を測定したところ、前述の育成直後に行なった実験と同等の密

度分布が得られた。したがって、本発明の方法によると、PWウェーハを作るまで待たなくてもSECCOビット密度を測定できることがわかった。

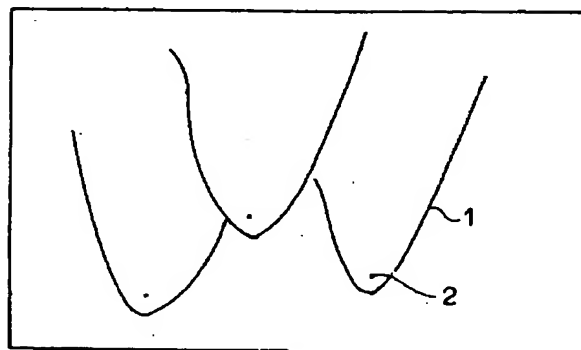
かかるウェーハのSECCOエッチビット密度と酸化膜耐圧との相関を調べるためにPWウェーハを酸化膜耐圧用の熱処理工程を施した。かかるウェーハをRCA洗浄でクリーニングした後、900°Cで100分間ゲート酸化を行ない25nmの酸化膜を形成した。さらにポリシリコンをその上に析出させ燐を拡散して8mm²の電極パターンを形成した。酸化膜の絶縁破壊電圧を測定するために、電極とシリコン基板の間に数MV/cmの電界となるよう電圧を印加した。電流が1mA/cm²以上流れ始めるところを絶縁破壊電圧と定義した。8MV/cm以上の酸化膜耐圧をもつ割合を良品と判断し、1枚のPWウェーハ中に形成したかかるチップの総数でその良品数を割り100倍することで良品率を算出した。第3図にSECCOエッチビット密度とかかる酸化膜耐圧%良品率の対比を示した。両者は、明確な相関を示し、セコビット密度が高くなると酸化膜耐圧が劣化していることがわかった。

FZシリコン半導体単結晶棒より採取したウェーハで同様な実験をしたところSECCOエッチビット密度と酸化膜耐圧の間には全く同様のことが言えることがわかった。したがって、本発明の方法によれば、PWウェーハを作り酸化膜耐圧評価をしなくてもSECCOエッチビット密度を成長直後のシリコン半導体単結晶棒より切り出したウェーハについて調査する事によりその酸化膜耐圧特性がわかり、本発明の有効性が証明された。

〔発明の効果〕

*

【第1図】



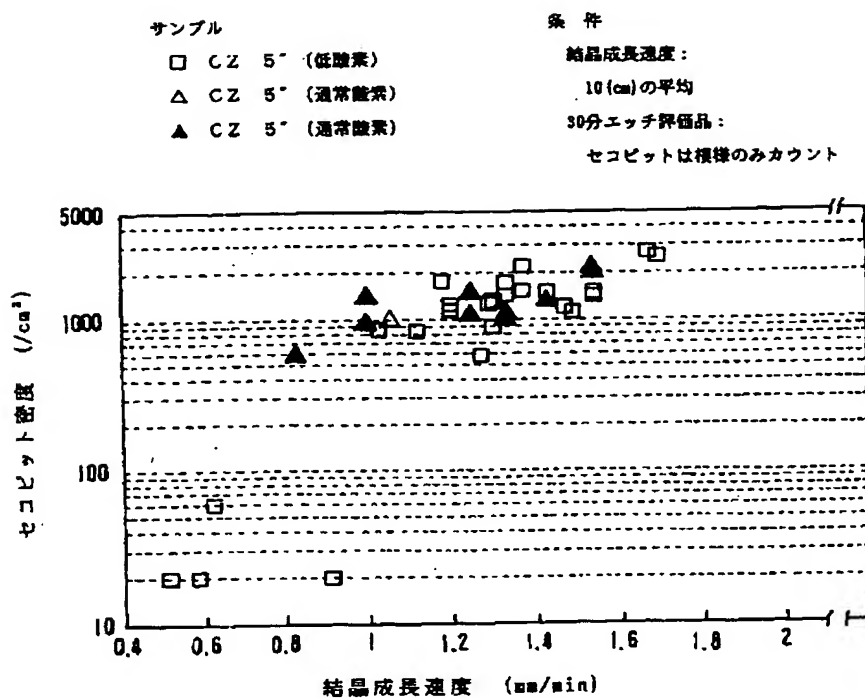
* 本発明によれば、チョクラルスキー法もしくはフロートゾーン法でシリコン融液から育成されたシリコン半導体単結晶棒を、シリコンポリッシュドウェーハによるとなしに、すなわち、単結晶棒を所定の厚さを持つウェーハに切出し、その表面をフッ酸と硝酸の混合液でエッチングして歪を除去後、 $K_2Cr_2O_7$ とフッ酸と水の混合液中で所定時間エッチングし、その表面に現れたさざ波模様の個数をカウントするだけでシリコンウェーハの電気的特性である酸化膜耐圧の評価と同等の評価を行なうことができる。従って、本発明によれば、ポリッシュドウェーハを作成する手間や付随する評価工程に要する時間、評価に要する高価な設備等を要することなく、シリコン半導体単結晶成長後に切出しするウェーハを使用して迅速かつ安価に酸化膜耐圧評価と同等の評価を行なうことができる。

【図面の簡単な説明】

第1図はシリコンウェーハをミラーエッチしSECCO液でエッチングした時のシリコンウェーハ表面のさざ波模様のスケッチ図、第2図はCZシリコンウェーハをミラーエッチしSECCO液でエッチングした時のシリコンウェーハ表面のさざ波模様の密度（SECCOエッチビット密度）と結晶引き上げ速度との対比を示すグラフ、第3図はCZシリコンウェーハをミラーエッチしSECCO液でエッチングした時のシリコンウェーハ表面のさざ波模様の密度（SECCOエッチビット密度）と酸化膜耐圧%良品率との対比を示すグラフである。

1…さざ波模様、2…ビット。

【第2図】



【第3図】

